

1-1. 半導体業界 目次

用語	ページ	位置
半導体業界	3	上
SEMI		下
SEAJ	4	上
SSIS		下
ファブレス	5	上
ファウンドリ		下
OSAT	6	上
IDM		下
IPプロバイダ	7	上
ISSCC		下
ムーアの法則	8	上
ロードマップ		下
シリコンバレー	9	上
シリコンサイクル		下

1-2. 基礎 目次

用語	ページ	位置
半導体	11	上
シリコン		下
電子	12	上
正孔		下
真性半導体	13	上
N型半導体とP型半導体		下
移動度	14	上
エネルギーバンド理論		下
価電子帯	15	上
伝導帯		下
禁止帯	16	上
ドナーとアクセプタ		下
接合	17	上
再結合		下
トラップ	18	上
IC と LSI		下
デジタル	19	上
アナログ		下
標本化と量子化	20	上
化合物半導体		下

2-1.CMOS LSI の構造 目次

用語	ページ	位置
アルミニウム配線	23	上
ウェル		下
エクステンション	24	上
STI		下
FD-SOI (完全空乏型SOI)	25	上
エレベータード・ソース/ドレイン		下
ゲート・スタック	26	上
コバルト配線		下
サリサイド	27	上
CFET		下
CMOS	28	上
閾値電圧: V_{th}		下
自己整合型MOSFET	29	上
層間絶縁膜		下
多層配線	30	上
短チャネル効果		下
銅配線	31	上
トンネルFET		下
ナノワイヤ&ナノシート	32	上
High-k膜		下
BiCMOS	33	上
バリアメタル		下
歪効果による移動度向上	34	上
FinFET		下
BSPDN	35	上
ホットキャリア		下
ポリサイドゲート	36	上
メタル・ゲート		下
ラインアンドスペース	37	上
Low-k膜		下

2-2. システム LSI 目次

用語	ページ	位置
システムLSI	39	上
ASSP		下
ASIC	40	上
FPGA		下
ロジックLSI	41	上
論理回路の基本ゲート		下
真理値表	42	上
組み合わせ回路と順序回路		下
全加算器と半加算器	43	上
演算能力		下
CMOSの基本ゲート	44	上
トランスファゲート		下
Dフリップフロップ	45	上
シフトレジスタ		下
カウンタ	46	上
入出力回路		下
ブロック・ダイアグラム	47	上
状態遷移図		下
RTL	48	上
HDL		下
IP	49	上
メモリーIP		下
プロセッサIP	50	上
その他IP		下
タイミングチャート	51	上
BIST		下
ES	52	上
LSIの機能試験		下
コアテスト	53	上
スキャンテスト		下
ローパワー化設計	54	上
クロックゲート		下
パワーゲート	55	上
DVFS、AVFS		下
MTCMOS、VTCMOS	56	上

2-3. プロセッサ 目次

用語	ページ	位置
MCU、MPU、CPU	58	上
MPUの構成と進化		下
CPUの基本動作	59	上
OS		下
並列処理	60	上
プログラム言語		下
プログラム ライブラリ	61	上
DSP		下
GPU	62	上
データセンター		下
エッジコンピューティング	63	上
AI向けプロセッサ		下
ニューラルネットワーク	64	上
ディープラーニング		下
大規模言語モデル LLM	65	上
GPT-4		下
トランスフォーマー	66	上
量子コンピューター		下
量子ビット	67	上
量子コンピューターの歴史		下

2-4. アナログ LSI 目次

用語	ページ	位置
アナログLSI	69	上
仕様		下
MOSTrの特性	70	上
カレントミラー回路		下
差動回路	71	上
ソースフォロウ		下
プッシュプル回路	72	上
オペアンプ		下
負帰還技術	73	上
非反転増幅器 反転増幅器		下
周波数特性	74	上
雑音（ノイズ）		下
AD-DA変換器	75	上
高速IF回路		下
伝送線路	76	上
インピーダンス・マッチング		下
高周波回路	77	上
デジアナ混載LSI		下

2-5. メモリー 目次

用語	ページ	位置
メモリー	79	上
代表的メモリー		下
メモリーの基本構造	80	上
SRAM		下
DRAM	81	上
DDR DRAM速度向上策		下
HBM	82	上
フラッシュメモリー		下
NANDフラッシュメモリー	83	上
3D-NANDフラッシュメモリー		下
多値化	84	上
DRAM/SRAM/Flash 速度比較		下
MRAM (1)	85	上
MRAM (2) (STT-MRAM)		下
PCRAM	86	上
ReRAM		下

2-6. イメージセンサー 目次

用語	ページ	位置
イメージセンサー	88	上
フォトダイオード		下
代表的イメージセンサー	89	上
CCD		下
CMOSイメージセンサー	90	上
相関2重サンプリング		下
裏面照射イメージセンサー	91	上
列並列A/D		下
ローリングシャッター歪	92	上
高ダイナミックレンジ		下
積層型CMOSイメージセンサー	93	上
ToF		下

2-7. 単体デバイス 目次

用語	ページ	位置
デバイス	95	上
ディスクリート半導体		下
トランジスタ	96	上
ダイオード		下
ショットキー バリヤ ダイオード	97	上
ツェナーダイオード		下
フォトダイオード	98	上
バイポーラトランジスタ		下
サイリスタ	99	上
FET (電界効果トランジスタ)		下
MOSFET	100	上
パワー-MOSFET		下
IGBT	101	上
ワイドバンドギャップ半導体		下
SiCパワー-MOSFET	102	上
GaNパワー-FET		下
HEMT	103	上
パワーモジュール		下
LED	104	上
白色LED		下
レーザー (Laser)	105	上

2-8.EDA 目次

用語	ページ	位置	用語	ページ	位置
LSI設計の階層構造	107	上	ERC	118	上
設計フローとEDA		下	製造性考慮設計 DFM		下
システムLSIとIP	108	上	寄生素子抽出	119	上
セル・ライブラリ		下	電磁界シミュレータ		下
セルライブラリ 遅延情報	109	上	電源検証	120	上
PDK		下	サインオフ検証と基準		下
LSI設計フローとレベル	110	上	DFT	121	上
システム設計記述		下	故障シミュレーション		下
システムからRTL、ゲート合成	111	上	回路図入力	122	上
論理シミュレータ		下	Spice 回路シミュレータ		下
論理検証	112	上	MOSモデル	123	上
形式的論理検証		下	DC解析		下
パワーフォーマット	113	上	AC解析	124	上
セットアップ、ホールド時間		下	過渡解析		下
STA	114	上	雑音解析	125	上
物理設計		下	回路定数最適化		下
フロアプラン	115	上	S/パラメータ解析	126	上
自動配置		下	AD混在シミュレータ		下
自動配線	116	上	AHDLシミュレータ	127	上
レイアウト検証		下	アナログレイアウト		下
DRC	117	上			
LVS		下			

3-1. シリコン結晶 目次

用語	ページ	位置
単結晶シリコン	131	上
ポリシリコン (多結晶シリコン)		下
CZ法 (チョクラルスキ法)	132	上
FZ法		下
ワイヤソー	133	上
ラッピング (粗研磨)		下
鏡面研磨	134	上
エピキタシ		下
SOI結晶	135	上
ゲッターリング		下

3-2. フォトプロセス 目次

用語	ページ	位置
フォトレジストのプロセス	137	上
レイリーの解像度の式		下
レイリーの焦点深度の式	138	上
ステッパ		下
スキャナー	139	上
フォトプロセスの露光光源		下
ダブルパターニング LELE法	140	上
ダブルパターニング SADP法		下
オーバーレイ	141	上
位相シフトマスク		下
近接効果補正	142	上
液浸ステッパー		下
化学増幅型レジスト	143	上
EUVの光源		下
EUV露光リソグラフィ	144	上
ハーフピッチとノード		下
DSA	145	上
LER		下
ナノインプリント	146	上
マスク製作		下
ペリクル	147	上
電子ビーム露光		下
マルチ電子ビーム露光	148	上

3-3. イオン注入 目次

用語	ページ	位置
イオンソース	150	上
イオン注入		下
イオン注入装置	151	上
加速器		下
イオン注入ダメージ	152	上
エンドステーション		下
高エネルギーイオン注入装置	153	上
高電流イオン注入装置		下
質量分析器	154	上
チャンネルリング		下
中電流イオン注入装置	155	上
ドーピング		下
ファラデーカップ	156	上
プロジェクトドレンジ		下

3-4. 熱処理 目次

用語	ページ	位置
RTA (高温短時間アニール)	158	上
RTP		下
アニール	159	上
拡散		下
拡散炉	160	上
熱酸化膜		下
熱酸化炉	161	上
不純物導入		下
フラッシュランプアニール	162	上
レーザー・アニール		下

3-5. エッチング 目次

用語	ページ	位置
アッシング	164	上
アスペクト比		下
アトミック・レイヤー・エッチング	165	上
RIE (反応性イオンエッチング)		下
ECRエッチング装置	166	上
異方性エッチング		下
ウエットエッチング	167	上
エッチバック		下
エッチング	168	上
高密度プラズマエッチング		下
選択比	169	上
側壁保護膜		下
チャージアップダメージ	170	上
中性粒子ビームエッチング		下
ドライエッチング	171	上
マイクロローディング効果		下
プラズマ	172	上
プラズマダメージ		下
ラジカル	173	上

3-6. 成膜・CMP 目次

用語	ページ	位置
ALD	175	上
CMP		下
CVD	176	上
PVD		下
SOG	177	上
TEOS		下
研磨パッド	178	上
減圧CVD (LPCVD)		下
常圧CVD (APCVD)	179	上
シリサイド		下
ステップカバレッジ	180	上
スパッタ		下
スラリー	181	上
ダマシ		下
ディッシング	182	上
熱CVD		下
プラズマCVD (PCVD)	183	上
リフロー		下
ブランケットタングステン	184	上

3-7. 洗浄技術 目次

用語	ページ	位置
RCA洗浄	186	上
APM洗浄		下
ウォーターマーク	187	上
IPA乾燥		下
超純水	188	上
機能水		下
オゾン水洗浄	189	上
超臨界洗浄		下

3-8. 後工程・パッケージ 目次

用語	ページ	位置	用語	ページ	位置
パッケージ	191	上	アンダーフィル	201	上
QFP		下	CSP		下
BGA	192	上	SiP	202	上
QFN		下	スタックドパッケージ		下
リードフレーム	193	上	PoP	203	上
インターポーザ		下	ウェハレベルCSP		下
裏面研削 (バックグラインディング)	194	上	FOWLP	204	上
ウェハエッジトリミング		下	TSV		下
ストレスリリーフ (Stress relieve)	195	上	3D実装	205	上
ダイシング		下	2.5D実装		下
ステルスダイシング	196	上	SoC	206	上
レーザーグルーピング		下	チップレット		下
プラズマダイシング	197	上	ヘテロジニアス接合	207	上
DGB (Dicing Before Grinding)		下	ハイブリッドボンディング		下
ダイボンディング	198	上	Cu-Cu接合	208	上
ワイヤーボンディング		下	部品/LSI内蔵基板		下
銅 (Cu) ワイヤ	199	上	ヒートスプレッタ/ヒートシンク	209	上
モールド封止 (トランスファモールド法)		下	ポップコーン現象		下
フリップチップ	200	上			
スタッドバンブ		下			

3-9. 評価・信頼性 目次

用語	ページ	位置
半導体の品質確保の仕組み	211	上
バスタブカーブ		下
C-V曲線（カーブ）	212	上
加速試験		下
バーンイン	213	上
高温高湿テスト		下
プレッシャー・クッカーテスト	214	上
プローバ		下
プローブ・カード	215	上
コンフォーカル顕微鏡（共焦点顕微鏡）		下
SEM	216	上
透過型電子顕微鏡		下
2次イオン質量分析	217	上
AFM		下
エリプソメータ	218	上
ホール測定		下
四探針法	219	上
FIB		下
OBIRCH	220	上
NBTI		下
PBTI	221	上
TDDB（酸化膜経時破壊）		下
エレクトロ・マイグレーション	222	上
ソフトエラー		下

3-10. 生産現場管理 目次

用語	ページ	位置
「生産現場管理」とは	224	上
APC		下
DFM	225	上
SPC		下
TAT	226	上
垂直立ち上げ		下
生産管理システム	227	上
フローショップ		下
歩留	228	上
品質管理システム		下
FOUP	229	上
SMIF		下
エアシャワー	230	上
クラス1		下
クリーンスーツ	231	上
クリーンルーム		下
ダストカウンタ	232	上
ベイ方式		下
ラミナーフロー	233	上
FEOL/BEOL		下
ウェハ	234	上
チップ		下
Φ200mm&Φ300mm	235	上
OHT		下
装置自動化	236	上
バッチ式		下
枚葉式	237	上
ロードロックチャンバ		下